

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-298042
 (43)Date of publication of application : 21.10.1992

(51)Int.Cl. H01L 21/322
 C30B 33/02
 H01L 21/324

(21)Application number : 03-063530
 (22)Date of filing : 27.03.1991

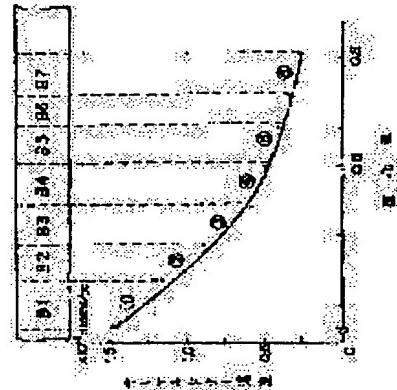
(71)Applicant : KOMATSU ELECTRON METALS CO LTD
 (72)Inventor : KONO MITSUO
 TOMIOKA JUNSUKE
 YOSHINO SHIRO
 AKAGI TETSUO

(54) METHOD OF HEAT-TREATING SEMICONDUCTOR

(57)Abstract:

PURPOSE: To provide a heat treatment method for making uniform the oxygen precipitation & Oi in a wafer after the device process.

CONSTITUTION: A single-crystal semiconductor ingot or a sliced wafer is heat-treated for making uniform a thermal donor under the conditions obtained corresponding to the thermal donor concentration in the crystal immediately after pulled up.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-298042

(43)公開日 平成4年(1992)10月21日

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/322	Y	8617-4M		
C 30 B 33/02		7821-4G		
H 01 L 21/324	N	8617-4M		

審査請求 未請求 請求項の数4(全8頁)

(21)出願番号	特願平3-63530
(22)出願日	平成3年(1991)3月27日

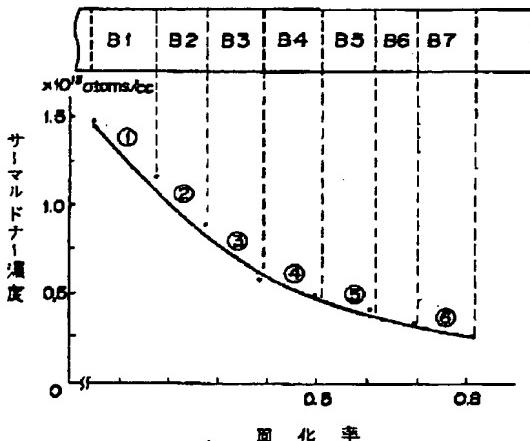
(71)出願人 000184713
小松電子金属株式会社
神奈川県平塚市四之宮2612番地
(72)発明者 河野 光雄
神奈川県平塚市山下 若宮ハイツ1-505
(72)発明者 富岡 純輔
神奈川県平塚市真田386-75
(72)発明者 芳野 史郎
神奈川県相模原市磯部1149-3
(72)発明者 赤城 哲郎
神奈川県平塚市山下635 コーポ高嶺201
(74)代理人 弁理士 木村 高久

(54)【発明の名称】 半導体の熱処理方法

(57)【要約】

【目的】本発明は、デバイス製造工程後の、ウェーハ中の酸素折出量△O₁を均一にするためのTD熱処理方法を提供することを目的とする。

【構成】本発明では、半導体単結晶インゴットまたは、それをスライスして得たウェーハの熱処理方法において、引上げ直後の結晶中のサーマルドナー濃度に対応して求められた熱処理条件で、「サーマルドナーを均一化するための熱処理」(以下、TD熱処理という)を行なうようにしたことを特徴としている。



1

【特許請求の範囲】

【請求項1】 石英るつば内融液から引上げ法により育成した半導体単結晶インゴットを、引上げ後の結晶中のサーマルドナー濃度に対応して求められた条件で、サーマルドナー濃度を均一化するための熱処理を施す均一化熱処理工程とこの後、IG(イントリンシックゲッタリング)処理を施すIG熱処理工程とを含むことを特徴とする半導体の熱処理方法。

【請求項2】 前記均一化熱処理工程は、温度一定で、引上げ後の結晶中のサーマルドナー濃度に対応して求められた条件となるように、時間を変化させる熱処理工程であることを特徴とする請求項1に記載の半導体の熱処理方法。

【請求項3】 石英るつば内融液から引上げ法により育成した半導体単結晶をスライスして得たウェーハを、引上げ後のウェーハ中のサーマルドナー濃度に対応して求められた条件で、サーマルドナー濃度を均一化するための熱処理を施す均一化熱処理工程とこの後、IG(イントリンシックゲッタリング)処理を施すIG熱処理工程とを含むことを特徴とする半導体の熱処理方法。

【請求項4】 前記均一化熱処理工程は、温度一定で、引上げ後の結晶中のサーマルドナー濃度に対応して求められた条件となるように、時間を変化させる熱処理工程であることを特徴とする請求項3に記載の半導体の熱処理方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体の熱処理方法に係り、特に引上げ法により製造されたシリコン単結晶及びこのシリコン単結晶をスライスして得たウェハの熱処理方法に関する。

【0002】

【従来の技術】 たとえばシリコン単結晶を、引上げ法に*

表-1

1	1050℃で16時間
2	750℃で4時間+1050℃で16時間
3	800℃で4時間+1000℃で16時間
4	900℃で4時間+1000℃で16時間
5	1000℃で16時間

【0006】表-1に記載の熱処理は、酸素析出量調査のための簡易熱処理条件(以下、シミュレーション熱処理という)として従来より用いられているが、これらのシミュレーション熱処理によれば、△O1とデバイスの歩留りの関係は、図10のようになる。

【0007】そこで、デバイス歩留りに、悪影響を与えない範囲の、図10中の斜線部を満たす△O1を確保す

50

*よって製造すると、原料融液が入るるつばが、通常は石英製であることから、引上結晶中に $10 \times 10^{17} \sim 20 \times 10^{17}$ atoms/cm² (旧ASTM表示) 程度の酸素が取り込まれる。この取り込まれた酸素は、素子の製造工程で受けける熱処理で、過飽和となり、析出を起こして、微小欠陥を形成する。酸素の析出による欠陥が、不純物等のゲッタリングサイトとなり得ることから、この酸素の析出欠陥を利用したゲッタリングは、特に、イントリンシックゲッタリング(以下、IGという)と称し、クリーンなゲッターメソッドの一つとして広く採用されている。IG効果を充分に発揮させるためには、酸素析出量の精密な制御が必要とされる。しかしながら実際は、引上げ中に受けた、結晶の熱履歴の差により、熱処理工程後の酸素析出量には、ばらつきが生じるのが通常であった。

【0003】

【発明が解決しようとする課題】 シリコンウェーハ中の、このような酸素の析出挙動については、たとえば、エーエスティーエム タスク フォース コミッティ(ASTM Task Force Committee)の報告、「シリコンウェーハにおける酸素析出に関する試験」("Testing for Oxygen Precipitation in Silicon Wafers") (Solid State Technology/March 1987, P.85) に記載されている。

【0004】これによると、種々の初期格子間酸素濃度(以下、初期O1という)のシリコンウェーハに対して、1050℃で16時間の熱処理を行なう方法、あるいは、750℃で4時間の熱処理を行ない、さらに1050℃で16時間の熱処理を行う方法など(詳細な条件は表-1)いろいろな処理がなされている。このときの熱処理前の初期O1と、熱処理前後のその変化量(以下△O1という)との関係を、それぞれ図8および図9に示す。

【0005】

る目的で、初期O1がほぼ同一にそろった複数のウェーハに対して、通常行なわれているように、一律に650℃、60分間のIG熱処理を施しても、△O1は、ウェーハ毎にばらつきがあり、前記の範囲内に制御することができない。すなわち、初期O1に対し△O1は、平均値としてはS字カーブを描くものの、そのばらつきが大きくなる。

【0008】このように、一律にIG熱処理を施しても、デバイス製造工程後の、ウェーハ中の酸素析出量△O₁は、ウェーハ毎にはらつきがあり、前記の範囲内に制御することができないという問題があった。

【0009】本発明は、デバイス製造工程後の、ウェーハ中の酸素析出量△O₁を均一にするためのTD熱処理方法を提供することを目的とする。

【0010】

【課題を解決するための手段】そこで本発明では、前述したように、デバイス製造工程における酸素析出量△O₁のばらつきという問題をなくし、所望の△O₁に制御性良く収めて、デバイス歩留りの向上を図るもので、半導体単結晶インゴットまたは、それをスライスして得たウェーハの熱処理方法において、引上げ直後の結晶中のサーマルドナー濃度に対応して求められた熱処理条件で、「サーマルドナーを均一化するための熱処理」（以下TD熱処理という）を行なうようにしたことを特徴としている。望ましくは、TD熱処理の温度条件を同一にそろえ、サーマルドナー濃度の高いものほど、短時間のTD熱処理を施す方法を採用すると制御性が良好となる。すなわち、チョクラルスキ法により製造されたシリコン単結晶及び単結晶の各部から切り出した、互いにサーマルドナー濃度の異なる単結晶ブロック又はウェーハに対して、その引上げ直後の結晶中のサーマルドナー濃度に対応して求められたTD熱処理の条件（処理温度、温度及び時間）を変更し、つづく、IG熱処理及び、シミュレーションを通じた後の酸素析出量△O₁を所望の値に制御する

*

$$\text{サーマルドナー濃度} = 5 \times 10^{18} \left(\frac{1}{\rho_1} - \frac{1}{\rho_2} \right)$$

ρ_1 : IG熱処理前の抵抗率

ρ_2 : IG熱処理後の抵抗率

初期O₁が、 12.0×10^{17} atoms / cc と 16.7×10^{17} atoms / cc の場合で例示すると、TD熱処理による、サーマルドナー濃度の増加は、図2のようになる。これは、450°CによるTD熱処理例であるが、サーマルドナーの少ない単結晶でも450°CのTD熱処理を付与することでサーマルドナー濃度を制御できることがわかる。TD熱処理は、400~500°Cで施すと効果があり、特に450°C近くでは、熱処理時間が短くてすむ。サーマルドナー濃度と、IG処理後の各シミュレーション熱処理後の△O₁の関係は、図3乃至5のようになり、△O₁は、サーマルドナー濃度が高いほど、多いということが分った。

【0015】そこで、まず、たとえば、初期O₁が、 16.0×10^{17} atoms / cm³ のほぼ一定で、サーマルドナー濃度が $0.1 / 10^{15}$ atoms / cc ~ 1.6×10^{16} atoms / cc と、それぞれ異なるシリコンウェーハ毎に、450°Cで、それぞれ1時間~8時間と変化させて、TD熱処理を行なった。その後、IG熱処理を行なってから、

* 【0011】。

【作用】上記構成によれば、各部位ごとにインゴットの状態または、ウェーハの状態にスライスした後に、引上げ直後のサーマルドナー濃度に応じた条件でTD熱処理を行うようにすれば、単結晶中のTD濃度を均一にすることができ、ひいては、デバイスプロセス後の酸素の析出量が精密に制御でき、これから作製されるデバイスの歩留りを向上することができる。

【0012】このTD熱処理条件は、例えば次のようにして決定する。

【0013】ところで、引上げ法により、結晶中に取り込まれた酸素の一部は、引上時の熱履歴によりドナー化するため、引上結晶は、予め添加した、リンやホウ素の不純物によって決定されるはずの抵抗率を示さなくなる。この酸素に起因し結晶中に生じるドナーを、サーマルドナーと称している。このサーマルドナーは、通常、650°C、30分程度の熱処理により消去することができる。従って、引上げ直後の結晶中のサーマルドナー濃度を求めるには、後述のようにして、引上げたままの結晶の抵抗率と、650°C、30分程度でドナー消去を行なった後の抵抗率との関係を用いる。

【0014】本発明の実施に当たっては、まず、チョクラルスキ法により製造したシリコン単結晶の各部から抜き取ったウェーハの、IG熱処理前後の抵抗率より、ASTM (F723-82) を使い、キャリア濃度に換算して差をとり、サーマルドナー濃度を算出する。（N型の場合、サーマルドナー濃度=ドナー消去前のキャリア濃度-ドナー消去後のキャリア濃度）

- 800°C × 4時間 in N₂ + 1000°C × 16時間 in dry O₂ (以下、熱処理Aという)
- 900°C × 4時間 in N₂ + 1000°C × 16時間 in dry O₂ (以下、熱処理Bという)
- 1000°C × 16時間 in dry O₂ (以下、熱処理Cという)

の各シミュレーション熱処理を施し、それぞれ、酸素析出量△O₁をみると、図5のようになる。

【0016】すなわち、△O₁をそろえるためには、TD熱処理により、サーマルドナー濃度を一定して制御しておくことが重要である。

【0017】従って、図2のグラフを用いると、結晶引上げ直後のサーマルドナー濃度の異なるシリコン単結晶インゴット中の各部位ごとに、TD熱処理条件（温度、時間）を求めることができる。このようにして求めた条件を用いて、インゴットまたは、ウェーハの各部位ごとにTD熱処理を行なえば、単結晶中のTD濃度を均一にでき、ひいては、デバイスプロセス後の酸素の析出量が精密に制御でき、これから作製されるデバイ

5

スの歩留りが向上することになる。

【0018】

【実施例】次に本発明の実施例について説明する。

【0019】まず通常のCZ法により引上げたシリコン単結晶を図1(a)に示すように、6つのプロックB1～B6に分断し、各プロックについてスライスしウェーハを得るとともに、各シリコン単結晶プロックの中の初期*

6

*格子間酸素濃度O₁を測定する。

【0020】その結果は、概ね(16.5±0.5)×10¹⁷atoms/ccで、引上げ单結晶の長さ方向にわたつてのサーマルドナー濃度は、单結晶の長さ方向に適当に分けた各プロックについて、平均値をとって表すと、第2表のようになる。

【0021】

第2表

	①	②	③	④	⑤	⑥
サーマル	1.3	1.0	0.7	0.4	0.3	0.2
ドナー濃度 × 10 ¹⁷ atoms/cc						

【0022】そこで、図2に従ってサーマルドナー濃度を1.5×10¹⁶atoms/ccに均一にする場合は、各プロック毎に、450℃におけるTD熱処理を第3表のよ

※うにすれば良い。

【0023】

第3表

	①	②	③	④	⑤	⑥
温度 ℃	450	450	450	450	450	450
時間 hr.	0.3	0.5	1.0	1.1	1.2	1.3

【0024】ここで、酸素析出量△O₁が、熱処理Aのシミュレーション熱処理後では、8×10¹⁷atoms/cc以上が、熱処理Bのシミュレーション熱処理後では、4×10¹⁷～6×10¹⁷atoms/ccが、熱処理Cのシミュレーション熱処理後では、3×10¹⁷atoms/cc以下が、デバイス作製上、最も適した値であることが判っている場合、単結晶のトップ側からB1～B6の各プロックでの平均サーマルドナー濃度は、表3のTD熱処理により1.5×10¹⁶atoms/ccに均一化されているため、図3乃至5より、625℃2hrのIG熱処理を施した。

30

【0025】このようにしてTD熱処理およびIG処理後、このウェーハについて、各シミュレーション熱処理を行なった結果、酸素析出量△O₁と初期O₁との関係は図6(a)に示すようになった。

【0026】比較のために、従来どおりの、TD熱処理を施さずに、IG熱処理を行なったものについて、各シミュレーション熱処理を行なった結果、酸素析出量△O₁のパラツキは、図6(b)に示すようになった。

40

【0027】本実施例による、デバイス歩留りは、前記従来のそれと比較すると、約10%向上する。

【0028】本実施例からも分るように、本発明の方法に従ってTD熱処理条件をもとめ、IG熱処理の前にTD熱処理を行なえば、その後のデバイス製造工程において、酸素析出量にパラツキを起こさず、デバイスの製造歩留りを向上させることができる。

【0029】本実施例は、初期O₁が(16.5±0.5)×10¹⁷atoms/ccである場合について説明した

50

が、これ以外の初期酸素濃度のウェーハに対しても同様の効果が確認されている。

【0030】上記実施例は、650℃付近の低温熱処理による酸素析出を誘起させる、IG効果を付与したが、あらかじめ、高温(通常1100℃以上)熱処理による酸素の外方向拡散を行なってから、低温の熱処理を施す、いわゆる2ステップIGについても同様に適用できる。

【0031】2ステップIGの場合のサーマルドナー濃度と、酸素析出量との関連は、図11に例示した。この図は、高温(1175℃)と低温(700℃)の2ステップIG処理後、熱処理Cのシミュレーションを施した場合を示しているが、前記の実施例と同様、サーマルドナー濃度の増加にともない、酸素析出量も増加する。すなわち、2ステップIGの場合でも、IG熱処理の前でTD熱処理の前へTD熱処理を行なって、サーマルドナー濃度を均一化することが、酸素析出量の精密なコントロールをするのに、有効である。

【0032】上記実施例では、TD熱処理をウェーハ切断後に行なった場合について説明したが、表-1のB1,B2……のプロックごとに、インゴットのまま、TD熱処理を行なっても同様の効果があることがわかった。

【0033】

【発明の効果】本発明によれば、サーマルドナー濃度を一定に制御するためのTD熱処理を、IG熱処理前に実施する引上げ後の結晶中のサーマルドナー濃度に対応した条件で行うようにしているため、最終製品であるデバ

7

イス歩留りを向上させることができた。また、このようすれば、一本の単結晶インゴットの利用率を上げることができる、生産性が向上する。

【図面の簡単な説明】

【図1】本発明の方法によって引上げ单結晶の各固化率におけるブロック分割結晶中のサーマルドナー濃度の説明図。

【図2】サーマルドナー発生量と熱処理時間との関係を示す図

【図3】酸素析出核を誘起させるための熱処理時間と、その後の、各シミュレーション後の ΔO_1 との関係を示す図。

【図4】酸素析出核を誘起させるための熱処理時間と、その後の、各シミュレーション後の ΔO_1 との関係を示す図。

【図5】酸素析出核を誘起させるための熱処理時間と、

8

その後の、各シミュレーション後の ΔO_1 との関係を示す図。

【図6】本発明実施例の方法で形成したウェハのIG処理後の酸素析出量のばらつきと従来例のIG処理後の酸素析出量のばらつきとを示す図

【図7】サーマルドナー濃度と各シミュレーション後の ΔO_1 との関係を示す図。

【図8】初期 ΔO_1 と ΔO_1 との関係を示す図。

【図9】初期 ΔO_1 と ΔO_1 との関係を示す図。

【図10】 ΔO_1 とデバイス歩留りの関係を示す図。

【図11】2ステップIGの場合のサーマルドナー濃度と、酸素析出量との関係を示す図。

【符号の説明】

B1～B6 ブロック

【図1】

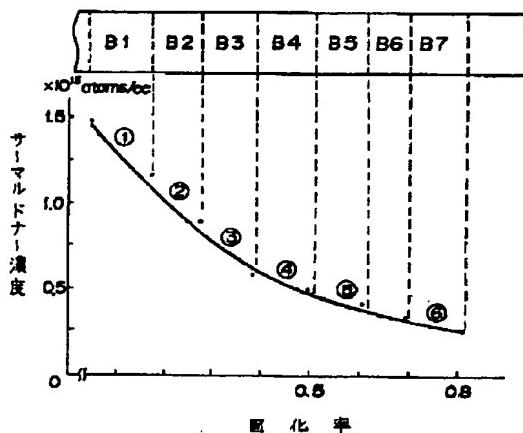
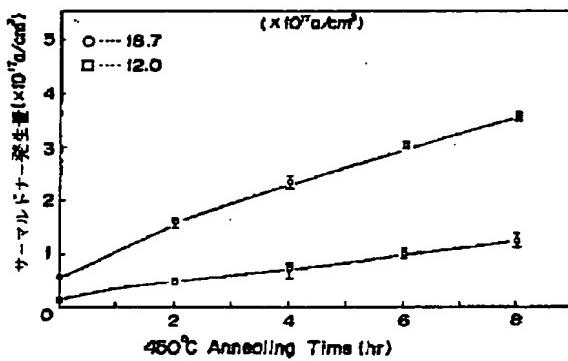
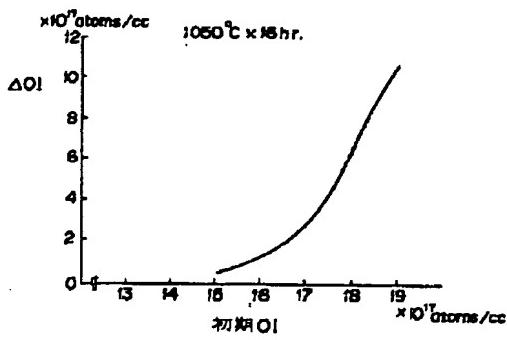


圖 化 率

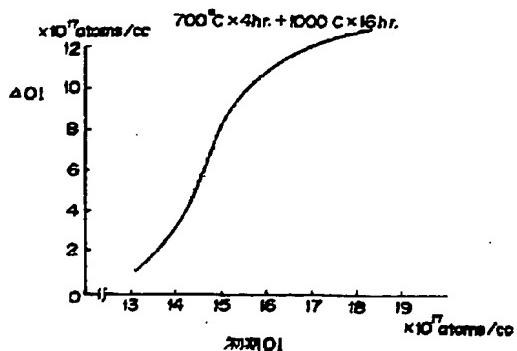
【図2】



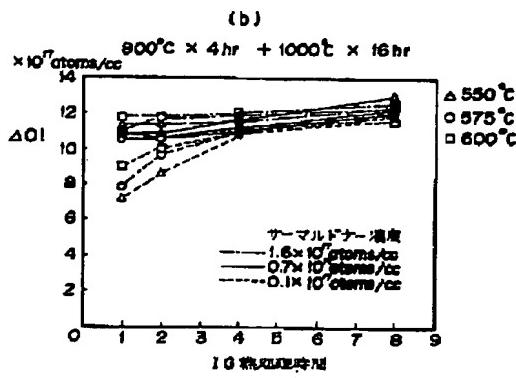
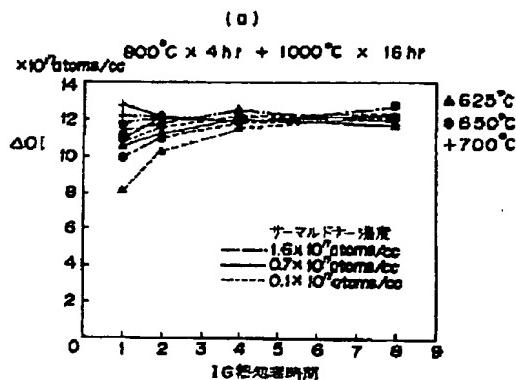
【図8】



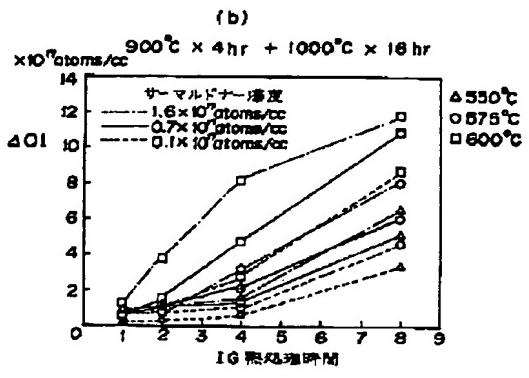
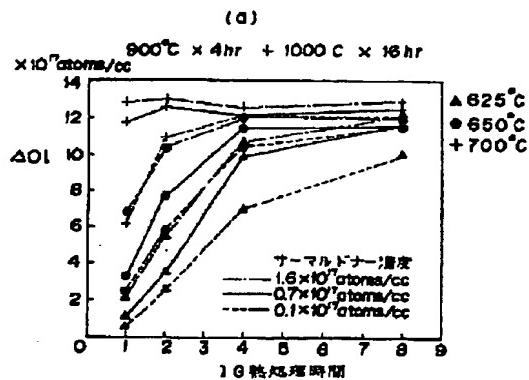
【図9】



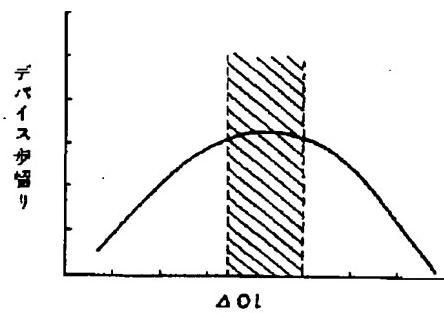
【図3】



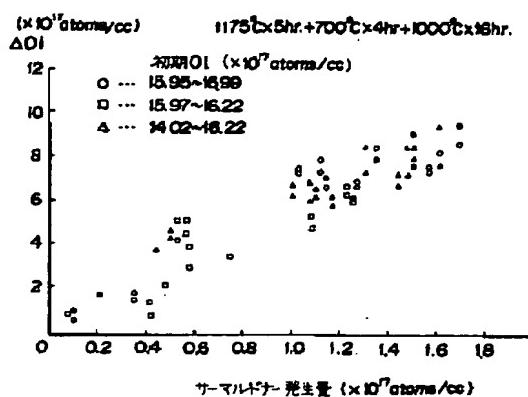
【図4】



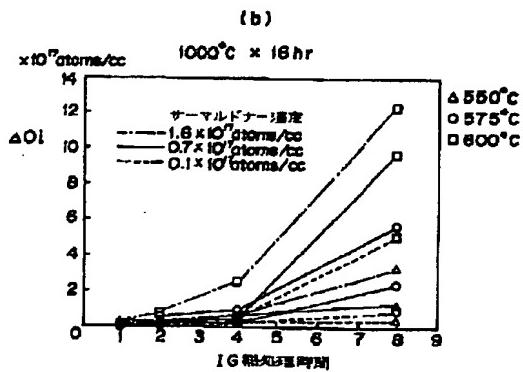
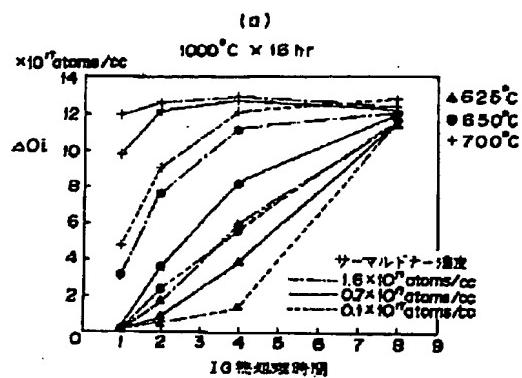
【図10】



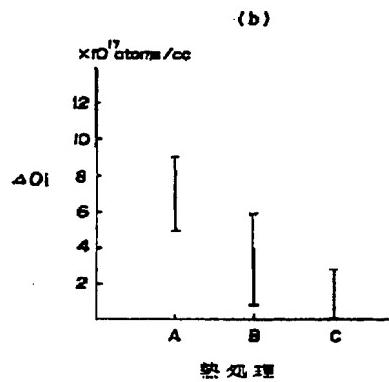
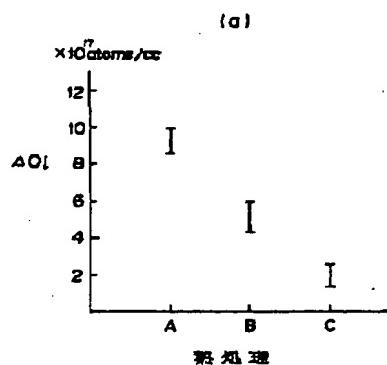
【図11】



【図5】



【図6】



【図7】

